

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

# PATENT ABSTRACTS OF JAPAN

1/2ページ  
filed  
10/31/03

(11)Publication number : 2002-164384

(43)Date of publication of application : 07.06.2002

(51)Int.Cl.

H01L 21/60  
H01L 21/607

(21)Application number : 2000-359420

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 27.11.2000

(72)Inventor : TAZAWA HIROSHI

HONMA SOICHI

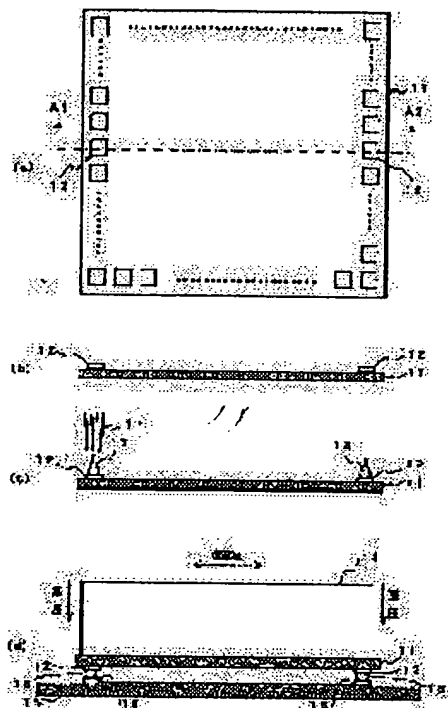
NOMURA HIROSHI

## (54) METHOD FOR MANUFACTURING SEMICONDUCTOR CHIP MOUNT AND BONDING TOOL

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a method for manufacturing a semiconductor chip mount, capable of improving productivity of flip-chip bonding, and to provide a bonding tool.

**SOLUTION:** The method for manufacturing the semiconductor chip mount comprises the steps of designating the hardness of surface of the bonding tool 14 contacted with the chip 11 at a bonding time, and setting the hardness to a Vickers hardness of a value equivalent to or of substantially 1.7 time as large as a hardness of the chip 11. According to the tool 14, having the designated surface hardness, a rear surface of the chip 11 is cut and the degree of depositing released materials on the surface of the tool 14 is reduced. Since the surface of the tool 14 is not softer than necessary, conversely the degree of generating a rugged surface by cutting the tool 14 is small. Accordingly, the number of time of bonding without polishing or replacing the tool 14 can be increased, and the productivity of the bonding can be improved.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

## 書誌

- (19)【発行国】日本国特許庁(JP)  
(12)【公報種別】公開特許公報(A)  
(11)【公開番号】特開2002-164384(P2002-164384A)  
(43)【公開日】平成14年6月7日(2002. 6. 7)  
(54)【発明の名称】半導体チップ実装体の製造方法、ボンディングツール  
(51)【国際特許分類第7版】

H01L 21/60 311

21/607

### 【FI】

H01L 21/60 311 Q

311 T

21/607 B

C

【審査請求】未請求

【請求項の数】12

【出願形態】OL

【全頁数】8

(21)【出願番号】特願2000-359420(P2000-359420)

(22)【出願日】平成12年11月27日(2000. 11. 27)

(71)【出願人】

【識別番号】000003078

【氏名又は名称】株式会社東芝

【住所又は居所】東京都港区芝浦一丁目1番1号

(72)【発明者】

【氏名】田沢 浩

【住所又は居所】神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内

(72)【発明者】

【氏名】本間 荘一

【住所又は居所】神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内

(72)【発明者】

【氏名】野邑 宏

【住所又は居所】神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内

(74)【代理人】

【識別番号】100077849

【弁理士】

【氏名又は名称】須山 佐一

【テーマコード(参考)】

5F044

【Fターム(参考)】

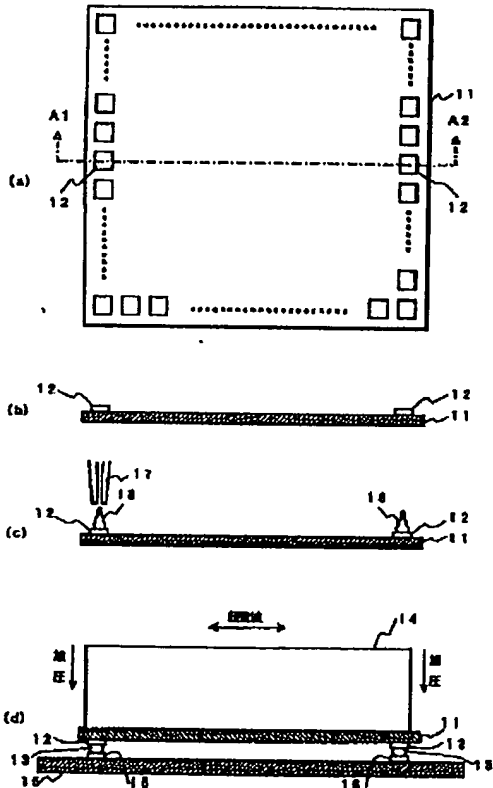
5F044 PP16

要約

(57)【要約】(修正有)

【課題】フリップチップボンディングの生産性を向上することが可能な半導体チップ実装体の製造方法、ボンディングツールを提供する。

【解決手段】半導体チップ11とボンディング時に接触するボンディングツール14の面の硬さを指定し、その硬さを半導体チップ11の硬さと同等ないしほぼ1.7倍の値のビッカース硬さのものとする。このように表面硬さが指定されたボンディングツール14によれば、半導体チップ11の表面が削られて離脱物がボンディングツール14表面に堆積する程度が小さくなる。また、ボンディングツール14の面が必要以上に軟らかくもないため、逆にボンディングツール14が削られて表面に凹凸が生じる程度も小さい。したがって、ボンディングツール14の研磨ないし交換なしにボンディングできる回数を増加させることができ、ボンディングの生産性を向上することが可能になる。



請求の範囲

【特許請求の範囲】

【請求項1】基板上の導電体と半導体チップ上の導電体との間に金属バンプがはさまれるように前記基板と前記半導体チップとを配置する第1の工程と、前記半導体チップ上の前記導電体が存在する第1の面とは反対の前記半導体チップの第2の面に、前記第2の面の硬さと同等ないしほぼ1.7倍の値以下のビッカース硬さの面を有するボンディングツールを接触させる第2の工程と、前記ボンディングツールを前記基板方向に加圧しかつ前記ボンディングツールから超音波を発することにより前記基板と前記半導体チップとを電気的および機械的に接続する第3の工程とを有することを特徴とする半導体チップ実装体の製造方法。

【請求項2】前記第1、第2、および第3の工程は、前記半導体チップがGaAs基板のチップであり、前記第2の工程は、前記ボンディングツールが有する前記面の硬さが、600ないし1200の範囲のビッカース硬さであることを特徴とする請求項1記載の半導体チップ実装体の製造方法。

【請求項3】前記第1、第2、および第3の工程は、前記半導体チップがSi基板のチップであり、前記第2の工程は、前記ボンディングツールが有する前記面の硬さが、900ないし1700の範囲のビッカース硬さであることを特徴とする請求項1記載の半導体チップ実装体の製造方法。

【請求項4】前記第2の工程は、前記ボンディングツールの前記面を構成する材料が超硬合金であることを特徴とする請求項1記載の半導体チップ実装体の製造方法。

【請求項5】前記第2の工程は、前記ボンディングツールの前記面の大きさが、前記半導体チップの第2の面に内包される大きさであることを特徴とする請求項1記載の半導体チップ実装体の製造方法。

【請求項6】前記第1の工程は、前記金属バンプが、Au、Cu、Ni、Pd、Sn、Pb、Ag、Bi、Zn、In、Sb、Ge、これらの一部を組成とする合金、これらの一部を含有する化合物、これらの一部からなる混合物、のうちのいずれかであることを特徴とする請求項1記載の半導体チップ実装体の製造方法。

【請求項7】前記第1および第3の工程は、前記基板が、セラミック、樹脂、ガラスのうちのいずれかであることを特徴とする請求項1記載の半導体チップ実装体の製造方法。

【請求項8】前記第1の工程は、前記基板上の前記導電体の表面が、Auを有し、前記第1および第2の工程は、前記半導体チップ上の前記導電体の表面がAuを有することを特徴とする請求項1記載の半導体チップ実装体の製造方法。

【請求項9】前記第1の工程は、前記金属バンプの存在する線密度が、1mm当り5個ないし20個であることを特徴とする請求項1記載の半導体チップ実装体の製造方法。

【請求項10】被接続体との接触面と、前記接触面に超音波を供給する超音波発生部とを有し、前記接触面のビッカース硬さが600ないし1200の範囲であることを特徴とするボンディングツール。

【請求項11】被接続体との接触面と、前記接触面に超音波を供給する超音波発生部とを有し、前記接触面のビッカース硬さが900ないし1700の範囲であることを特徴とするボンディングツール。

【請求項12】前記接触面を構成する材料が超硬合金であることを特徴とする請求項10または11記載のボンディングツール。

## 詳細な説明

### 【発明の詳細な説明】

#### 【0001】

【発明の属する技術分野】本発明は、半導体チップを基板に接続することによって得られる半導体チップ実装体の製造方法、およびこの製造に用いられるボンディングツールに係り、特に、ボンディングの生産性を向上するのに適する半導体チップ実装体の製造方法、ボンディングツールに関する。

#### 【0002】

【従来の技術】半導体チップをフリップチップ接続するボンディングについて、図5を参照して説明する。図5は、半導体チップをフリップチップ接続するためのボンディングの態様を示す正面断面図(図5(a))、およびボンディングツールの寿命にかかわるその劣化態様を説明する図(図5(b))である。

【0003】半導体チップのフリップチップ接続は、図5(a)に示すように、機能面に接続電極43と金属バンプ42とが形成された半導体チップ41の背面をボンディングツール44でバキューム吸着し、基板45上に形成された電極46の位置に金属バンプ42が合うように配置することから始める。このような半導体チップ41と基板45との配置関係において、ボンディングツール44は、面接触した半導体チップ41の背面を基板45方向に加圧しかつこれに超音波を供給する。

【0004】超音波は、その振動方向が図面横方向であり、この振動により半導体チップ41を介して金属バンプ42が振動し、金属バンプ42が電極46に電気的・機械的に接続されるものである。この接続部位での接続自体のメカニズムはワイヤボンディングと同じである。

#### 【0005】

【発明が解決しようとする課題】このようなフリップチップ接続を、ボンディングツール44を用いて繰り返し行くと、ボンディングツール44には、ある劣化が生じる。図5(b)は、このような劣化の典型例を示すものであり、半導体チップ41との接触面に凹凸が生じることにより劣化する。

【0006】凹凸の深さは、ボンディングの回数により増加するが、この深さが0.05 $\mu$ mないし0.1 $\mu$ m程度に達したときまたは達していると想定されるとき、ボンディングツール44の表面を研磨するかボンディングツールそのものを交換するかを行う。このような研磨ないし交換をしないでボンディングを継続すると凸部が支点となつてボンディング加圧時に半導体チップ41が割れるなどの不良が生じやすくなるからである。

【0007】このボンディングツール44の表面に生じる凹凸は、解析の結果、半導体チップ41の裏

面が削れてその脱離物47が徐々に堆積することにより生じているものであることが判明している。このように、現状のボンディングツールでは、その寿命にひとつの限界があり、交換ないし研磨を必要とすることで半導体チップ実装体の生産性低下の原因となっている。

【0008】本発明は、上記した事情を考慮してなされたもので、半導体チップを基板にボンディング接続することによって得られる半導体チップ実装体の製造方法、およびこの製造に用いられるボンディングツールにおいて、ボンディングの生産性を向上することが可能な半導体チップ実装体の製造方法、ボンディングツールを提供することを目的とする。

【0009】

【課題を解決するための手段】上記の課題を解決するため、本発明に係る半導体チップ実装体の製造方法は、基板上の導電体と半導体チップ上の導電体との間に金属バンプがはさまれるように前記基板と前記半導体チップとを配置する第1の工程と、前記半導体チップ上の前記導電体が存在する第1の面とは反対の前記半導体チップの第2の面に、前記第2の面の硬さと同等ないしほぼ1.7倍の値以下のピッカース硬さの面を有するボンディングツールを接触させる第2の工程と、前記ボンディングツールを前記基板方向に加圧しかつ前記ボンディングツールから超音波を発することにより前記基板と前記半導体チップとを電気的および機械的に接続する第3の工程とを有することを特徴とする。

【0010】すなわち、本発明では、半導体チップとボンディング時に接触するボンディングツールの面の硬さを指定し、その硬さを半導体チップの硬さと同等ないしほぼ1.7倍の値のピッカース硬さのものとする。このように表面硬さが指定されたボンディングツールによれば、半導体チップの裏面が削られて脱離物がボンディングツール表面に堆積する程度が小さくなる。また、ボンディングツールの面が必要以上に軟らかくもないため、逆にボンディングツールが削られて表面に凹凸が生じる程度も小さい。

【0011】したがって、ボンディングツールの研磨ないし交換なしにボンディングできる回数を増加させることができる。よって、ボンディングの生産性を向上することが可能になる。

【0012】なお、基板は、それ自体が導電体であってもよい。これには、例えば、リードフレームを挙げることができる。

【0013】また、本発明に係るボンディングツールは、被接続体との接触面と、前記接触面に超音波を供給する超音波発生部とを有し、前記接触面が600ないし1200の範囲のピッカース硬さであることを特徴とする。

【0014】すなわち、ボンディングツールの被接続体との接触面の硬さを600ないし1200の範囲のピッカース硬さに限定する。この範囲は、GaAs半導体チップの表面硬さと同等ないしほぼ1.7倍の値のピッカース硬さであり、GaAs半導体チップをフリップチップ接続する場合に、その研磨ないし交換の頻度を小さくすることができる。したがって、そのボンディングの生産性を向上することが可能になる。

【0015】なお、ここで被接続体とはボンディングが施されるものいい、例えば、半導体チップ、リードフレームをも含む基板などである。

【0016】また、ピッカース硬さとは、JIS Z 2244に規定される試験法により計測される硬さであり、試験加重と永久くぼみ表面積とから算出される値である。

【0017】また、本発明は、ボンディングツールの被接続体との接触面の硬さを900ないし1700の範囲のピッカース硬さに限定することもできる。この範囲は、Si半導体チップの表面硬さと同等ないしほぼ1.7倍の値のピッカース硬さであり、Si半導体チップをフリップチップ接続する場合に、その研磨ないし交換の頻度を小さくすることができる。したがって、そのボンディングの生産性を向上することが可能になる。

【0018】

【発明の実施の形態】本発明の好ましい実施の形態として、請求項1において、前記第1、第2、および第3の工程は、前記半導体チップがGaAs基板のチップであり、前記第2の工程は、前記ボンディングツールが有する前記面の硬さが、600ないし1200の範囲のピッカース硬さである。

【0019】これは、上述のように、この範囲の硬さがGaAs半導体チップの表面硬さと同等ないしほぼ1.7倍の値のピッカース硬さだからであり、GaAs半導体チップのフリップチップ接続に適するからである。

【0020】また、本発明の好ましい実施の形態として、請求項1において、前記第1、第2、および第3の工程は、前記半導体チップがSi基板のチップであり、前記第2の工程は、前記ボンディングツールが有する前記面の硬さが、900ないし1700の範囲のピッカース硬さである。

【0021】これは、上述のように、この範囲の硬さがSi半導体チップの表面硬さと同等ないしほぼ

1. 7倍の値のビッカース硬さだからであり、Si半導体チップのフリップチップ接続に適するからである。

【0022】また、本発明の好ましい実施の形態として、請求項1において、前記第2の工程は、前記ボンディングツールの前記面を構成する材料が超硬合金である。

【0023】超硬合金によれば、ビッカース硬さの指定されたボンディングツール面を形成することが容易である。例えば、WC-Co系の超硬合金であれば、Coの含有率が少なく、また、炭化物WCの粒径が小さいほど硬度が大きくなる。また、WC-TiC-TaC-Co系の超硬合金であれば、Coの含有率が小さく、また、TiCの含有率が多いほど硬度が大きくなる。

【0024】なお、超硬合金とは、金属炭化物粉末と金属粉末を配合して圧縮成形ののち焼結して製造される合金のことである。

【0025】また、本発明の好ましい実施の形態として、請求項1において、前記第2の工程は、前記ボンディングツールの前記面の大きさが、前記半導体チップの第2の面に内包される大きさである。

【0026】半導体チップの第2の面よりボンディングツールの接触面の方が大きいと、ボンディングツールの接触面の周縁部付近が半導体チップのエッジで削られ段差が生じ易くなる。この段差は、やはり、ボンディング時の半導体チップの割れを引き起こす原因となり得るからである。

【0027】また、本発明の好ましい実施の形態として、請求項1において、前記第1の工程は、前記金属バンプに、Au、Cu、Ni、Pd、Sn、Pb、Ag、Bi、Zn、In、Sb、Ge、これらの一部を組成とする合金、これらの一部を含有する化合物、これらの一部からなる混合物、のうちのいずれかを適用することができる。

【0028】金属バンプとしては、半導体チップのパッド(接続電極)および基板のパッド(接続電極)と加圧接合できるものである必要がある。これらの材料であれば加圧接合に適するものとなり得る。

【0029】また、本発明の好ましい実施の形態として、請求項1において、前記第1および第3の工程は、前記基板に、セラミック、樹脂、ガラスのうちのいずれかを適用することができる。

【0030】基板は、ボンディングツールと直接接触することがないので、種々のものを用いることができる。セラミックには、窒化アルミニウムなどを例示することができる。樹脂には、例えばポリイミドのようなフレキシブルな材料、ガラスエポキシ樹脂のようなリジッドな材料いずれも用いることができる。ガラスは、例えば液晶表示装置用の基板として用いることができる。

【0031】また、本発明の好ましい実施の形態として、請求項1において、前記第1の工程は、前記基板上の前記導電体の表面が、Auを有し、前記第1および第2の工程は、前記半導体チップ上の前記導電体の表面がAuを有する。

【0032】ボンディング技術として最も一般的な金ボンディングを適用するものである。

【0033】また、本発明の好ましい実施の形態として、請求項1において、前記第1の工程は、前記金属バンプの存在する線密度が、1mm当り5個ないし20個である。すなわち、本発明は狭ピッチの接続電極同士の接続にも適用できる。

【0034】また、本発明の好ましい実施の形態として、請求項10または11において、ボンディングツールの半導体チップとの接触面を構成する材料は超硬合金である。この理由はすでに述べた通りである。

【0035】以下、本発明の実施形態を図面を参照しながら説明する。

【0036】図1は、本発明の一実施形態を説明する図である。同図(a)は、半導体チップ11の機能面を示す平面図である。半導体チップ11には、外部との接続のためパッド(半導体チップ上の導電体に相当する。)12が形成されている。パッド12は、例えば2層の金属で形成され、その下層がバリア金属としてNi、上層がボンディング金属としてのAuである。同図(b)は、図1(a)におけるA1-A2に沿う断面図である。

【0037】半導体チップ11の各パッド12上には、図1(c)に示すように、ボールバンプボンダ17により金属バンプ13が形成される。なお、この金属バンプ13の形成は、ダイシング前のウエハの状態の半導体チップに施すようにしてもよい。この場合は、各パッド12への金属バンプ13の形成を終えたあとダイシングする。

【0038】金属バンプ13が形成されかつダイシングされている半導体チップ11は、図1(d)に示すように、その背面をボンディングツール14により面接触されて基板15上に配置され、このとき基板15の接続ランド(基板上の導電体に相当する。)16それぞれと半導体チップ11の各金属バンプ13とが接触する。ここで、ボンディングツール14が半導体チップ11の背面への付着を維持し、図1(d)に示すような配置に移行するためには、ボンディングツール14の半導体チップ11との接触面においてバキューム吸着を利用することができる。



【0039】図1(d)に示す配置においてボンディングツール14を基板15方向に加圧し、かつ、横方向に超音波を印加する。これにより、半導体チップ11は、基板15にフリップチップ接続される。ここでボンディングツール14の半導体チップ11との接触面の大きさは、上記のように半導体チップ11の背面の大きさに内包される大きさとする方が好都合である。

【0040】なお、以上の実施形態では、半導体チップ11のパッド12上に金属バンプ13をあらかじめ形成してから、半導体チップ11を基板15にフリップチップ接続するようにしたが、基板11の接続ランド16上に金属バンプをあらかじめ形成してから、金属バンプの形成されていない半導体チップ11を基板15にフリップチップ接続してもよい。

【0041】

【実施例】以下、実施例を説明する。3インチ径のGaAsウエハであって、チップサイズ1mm角のデバイスが多数作り込まれたものを用意した。各チップには、100 $\mu$ m角のAuパッドが13箇所形成されている。ウエハの状態において、Auボールバンプをこのパッド上に形成した。

【0042】Auボールバンプを形成した後、ダイシングし1mm角のチップを得、このチップを用いて、Au表面の接続ランドを有するアルミナ基板と超音波フリップチップ接続を行った。ここで、ボンディングツールの接触面の大きさは0.9mm角としてチップより小さくし、またその材質には超硬合金を用いて、半導体チップとの接触面のビッカース硬さを種々変化させたものを用意した。

【0043】ビッカース硬さが制御された超硬合金としては、WC-Co系(タングステン炭化物-コバルト)のものを用いた。WC-Co系超硬合金では、Coの含有率が小さく、また、炭化物の粒径が小さいほど硬くなる。例えば、ビッカース硬さを950にするには、Coを25%、WCを75%とし、平均粒径を5 $\mu$ mとして混合し生成する。また、ビッカース硬さを1300にする場合は、Coを11%、WCを89%として、粒径を3~5 $\mu$ mとして混合して生成する。

【0044】なお、WC-Co系の他にも、WC-TiC-TaC-Co系やWC-TiC-NbC-Co系のものを用いることもできる。これらのものでは、Coの含有率が小さく、また、TiCの含有率が大きいほど硬くなる。例えば、WC-TiC-TaC-Co系では、WCを59%、TiCを7%、TaCを22%、Coを12%とするとビッカース硬さは約1300になる。

【0045】超音波フリップチップ接続の実装条件は、バンプ当り加重0.88N、超音波強度1W、超音波周波数60kHz、超音波印加時間0.5s、温度200度とした。これにより製造された実装体を試験した結果、せん断方向に対しての強度(ダイシア強度)がバンプ当り0.8N以上であり十分な強度が得られた。-65度/150度、1000サイクルの温度サイクル試験においても問題となる不良発生がなかった。

【0046】図2は、ボンディングツールのビッカース硬さを種々変えたときの、その半導体チップとの接触面に生じる半導体の離脱物の付着量を測定した結果を示すグラフである。それぞれ実装回数は9000回である。この付着量の測定には表面粗さ計を用いた。

【0047】同図に示すように、ビッカース硬さが1200程度より小さい場合には、付着量はごく小さいことが分かった。この程度の小ささであれば、その凹凸が原因として生じるフリップチップ実装時の半導体チップの割れは起こらないことは経験的に知見されている。したがって、上限としてビッカース硬さが1200程度以下にすることがGaAsチップ用のボンディングツールとして適切であると結論づけられる。なお、GaAsチップのビッカース硬さは約700であり、この数値との関係で言うと約1.7倍である。

【0048】すなわち、定性的にはボンディングツールを半導体チップよりやや硬めにするのが最も望ましく、これは、ボンディングツールは何度も繰り返し加圧されるところ、半導体チップは一つについて1度のみの加圧であることに起因するものと考えられる。

【0049】次に、もう一つの実施例について説明する。6インチ径のSiウエハであって、チップサイズ1mm角のデバイスが多数作り込まれたものを用意した。各チップには、100 $\mu$ m角のAlパッドが13箇所形成されている。ウエハの状態において、Auボールバンプをパッド上に形成した。ダイシングおよびフリップ接続工程については、ボンディングツールのビッカース硬さを除き、上記の例と同様である。

【0050】これにより製造された実装体を試験した結果、せん断方向に対しての強度がバンプ当り0.8N以上であり十分な強度が得られた。-65度/150度、1000サイクルの温度サイクル試験においても問題となる不良発生がなかった。

【0051】図3は、ボンディングツールのビッカース硬さを種々変えたときの、その半導体チップとの接触面に生じる半導体の離脱物の付着量を測定した結果を示すグラフである。それぞれ実装回数は9000回である。この付着量の測定には表面粗さ計を用いた。

【0052】同図に示すように、この場合、ビッカース硬さが1700程度より小さい場合には、付着量

はごく小さいことが分かった。この程度の小ささであれば、その凹凸が原因として生じるフリップチップ実装時の半導体チップの割れは起こらないことは経験的に知見されている。したがって、上限としてビッカース硬さが1700程度以下にすることがSiチップ用のボンディングツールとして適切であると結論づけられる。なお、Siチップのビッカース硬さは約1000であり、この数値との関係で言うとはやはり上限は半導体チップのビッカース硬さの約1.7倍となっている。

【0053】次に、上記2つの実施例のうち前者においてボンディングツールのビッカース硬さを種々変えたときの耐久実装回数を調べた結果について説明する。図4は、ボンディングツールのビッカース硬さを種々変えたときの耐久実装回数を調べた結果を示すグラフである。ここで、耐久実装回数は、ボンディングツールの半導体チップとの接触面に最大0.1 $\mu$ mの凹凸が生じたときの回数である。凹凸は表面粗さ計を用いて測定した。また、図4において、ビッカース硬さ600~1200については、9000回実装においても上記の大きさの凹凸は生じず、それ以上の試行はしていないことを示している。

【0054】図4に示すように、ビッカース硬さの上限については、1200程度まで良好に実装回数の高い水準を維持していることがわかり、これは、図2に示した結果とも符合する。すなわち、この上限近辺においてはボンディングツールの接触面に生じた凹凸は半導体チップの離脱物による付着物である。

【0055】また、ボンディングツールのビッカース硬さが600程度より小さい場合にも、その接触面に凹凸が生じやすくなることが示される。これは、GaAsチップのビッカース硬さが約700であることから、逆にボンディングツールの方が半導体チップにより削られ、表面が荒れたものと考えられる。すなわち、この結果から、ボンディングツールとして、その生産性を向上するためには接触面の硬さの下限についても条件があり、それは、ほぼ半導体チップと同程度のビッカース硬さ（この場合は約600以上のビッカース硬さ）であるということである。

【0056】なお、以上より、ボンディングツールのビッカース硬さは、半導体チップのビッカース硬さに比してほぼ1.3倍程度（ここでは、ビッカース硬さ900程度）のときが高水準の耐久実装回数の中でも中央に位置し最適であると言える。

【0057】上記2つの実施例のうち後者においても同様の測定を行えば同様の結果が得られるものと考えられ、この場合下限については約900以上のビッカース硬さであることが条件となる。

【0058】

【発明の効果】以上詳述したように、本発明に係る半導体チップ実装体の製造方法によれば、半導体チップとボンディング時に接触するボンディングツールの面の硬さを半導体チップの硬さと同等ないしほぼ1.7倍の値のビッカース硬さのものとすることにより、半導体チップの裏面が削られて離脱物がボンディングツール表面に堆積する程度を小さくできる。また、ボンディングツールの面が必要以上に軟らかくもないため、逆にボンディングツールが削られて表面に凹凸が生じる程度も小さい。したがって、ボンディングツールの研磨ないし交換なしにボンディングできる回数を増加させることができ、よって、ボンディングの生産性を向上することが可能になる。

【0059】また、本発明に係るボンディングツールは、被接続体との接触面と、前記接触面に超音波を供給する超音波発生部とを有し、前記接触面が600ないし1200の範囲のビッカース硬さ、または、900ないし1700のビッカース硬さ、すなわち、GaAs半導体チップの表面硬さ、またはSi半導体チップの表面硬さと同等ないしほぼ1.7倍の値のビッカース硬さであり、半導体チップの裏面を削る程度が小さく、かつボンディングツールが削られる程度も小さい。したがって、ボンディングツールの研磨ないし交換の頻度を小さくすることができ、ボンディングの生産性を向上することが可能になる。

## 図の説明

【図面の簡単な説明】

【図1】本発明の一実施形態を説明する図。

【図2】ボンディングツールのビッカース硬さを種々変えたときの、その半導体チップとの接触面に生じる半導体の離脱物の付着量を測定した結果を示すグラフ（半導体チップはGaAs）。

【図3】ボンディングツールのビッカース硬さを種々変えたときの、その半導体チップとの接触面に生じる半導体の離脱物の付着量を測定した結果を示すグラフ（半導体チップはSi）。

【図4】ボンディングツールのビッカース硬さを種々変えたときの耐久実装回数を調べた結果を示すグラフ（半導体チップはGaAs）。

【図5】半導体チップをフリップチップ接続するためのボンディングの態様を示す正面断面図（図5

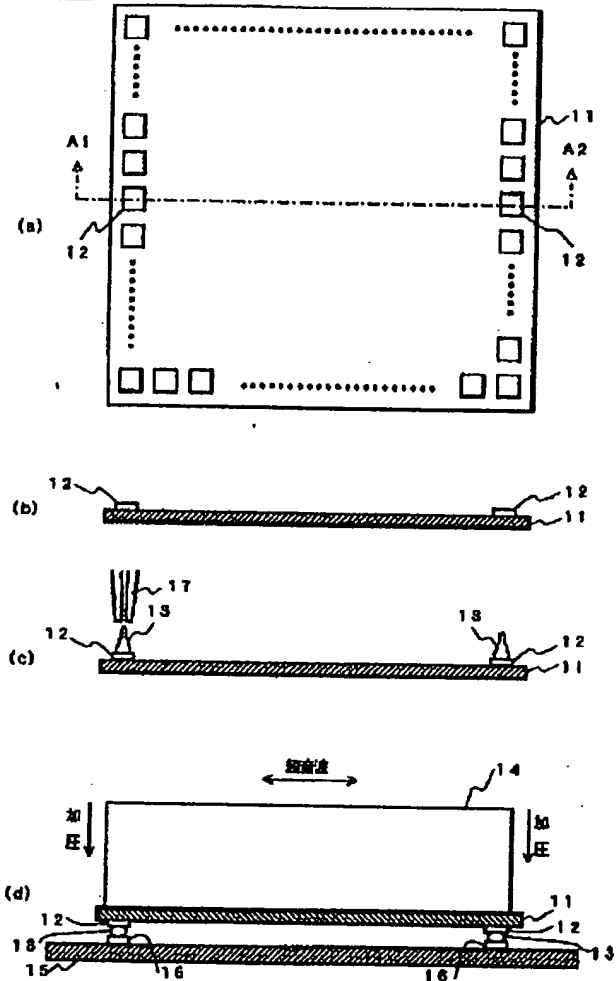
(a)、およびボンディングツールの寿命にかかわるその劣化態様を説明する図(図5(b))。

【符号の説明】

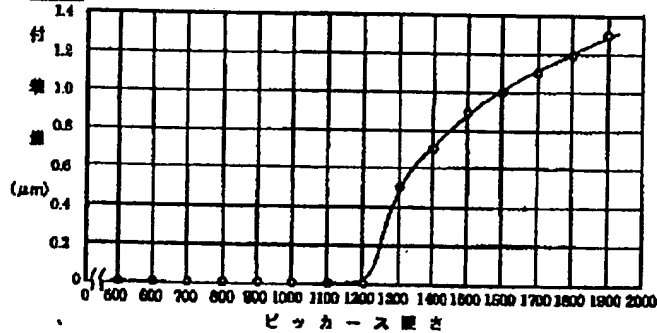
11…半導体チップ 12…パッド 13…金属バンプ 14…ボンディングツール 15…基板 16…接続ランド 17…ボールバンプボンダ

図面

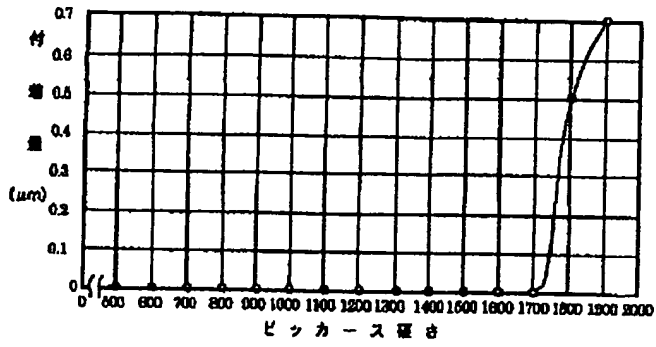
【図1】



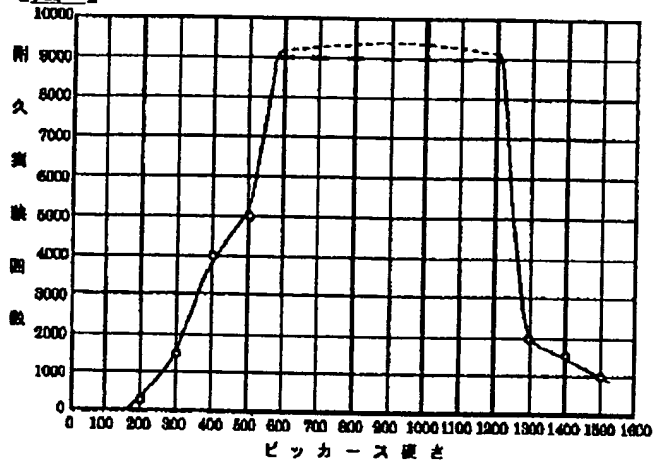
【図2】



【図3】



【図4】



【図5】

